Proponowanie komukolwiek w naszym kraju konstrukcji bazującej na mikroprocesorze 32-bitowym może zostać poczytane za szaleństwo. Szczególnie gdy jeszcze nawet 16-bitowa technika znajduje się — oględnie mówiąc — w powijakach. A jednak proponuję przyjrzeć się bliżej najnowszej technice: prawda, że nie taka straszna! Sądzę, że zespół konstruktorów przymierzających się właśnie do 8086, zaopatrzony w odpowiednią literaturę (katalogi) i wcale nie tak znów bardziej wyrafinowane narzędzia niż te niezbędne w konstrukcjach 16-bitowych, doskonale by sobie poradził i z 32 bitami.

Skonstruowanie i produkcja 32-bitowego mikroprocesora zapewne jeszcze bardzo długo nie będzie możliwa w krajach RWPG. Natomiast wykorzystanie układów zachodnich o tej skali integracji wcale nie musi być odległe o dziesiątki lat.

Układ 32032 jest jednym z pierwszych przedstawicieli nowej generacji mikroprocesorów. Prawie wszyscy liczący się producenci układów mikroprocesorowych zapowiedzieli wprowadzenie jeszcze przed końcem tego roku własnych układów 32-bitowych. Czy znajdzie się w kraju grupa śmiałków, którzy zdołają przełamać dotychczasową niemoc?

NS 32032

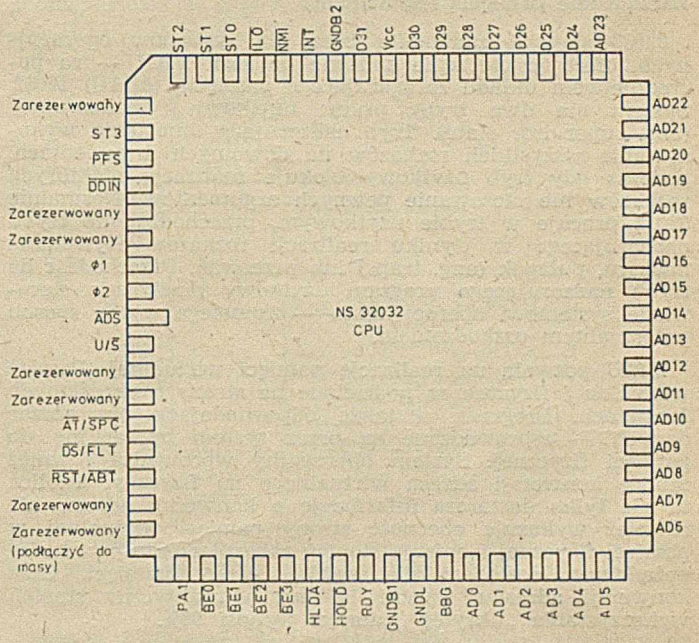
mikroprocesor 32-bitowy

Firma NATIONAL SEMICONDUCTOR reklamuje NS 32032 jako pierwszy dostępny na rynku rzeczywisty mikroprocesor 32-bitowy, posiadający zarówno 32-bitową zewnętrzną szynę danych, jak i 32-bitową architekturę wewnętrzną. Producent oferuje już wszystkie podzespoły potrzebne do utworzenia 32-bitowego systemu o możliwościach dużych maszyn cyfrowych. I to w cenie systemu mikroprocesorowego.

Bezsprzeczną zaletą „prawdziwych mikroprocesorów 32-bitowych jest większa ilość informacji przenoszenia w każdym cyklu odwołującym się do pamięci. Konsekwencją tego faktu jest większa dostępność magistrali systemowej dla innych procesorów, a więc lepsza efektywność przetwarzania współbieżnego w systemach wieloprocesorowych.

Firma NATIONAL SEMICONDUCTOR wprowadziła już wcześniej na rynek mikroprocesory 16032 i 08032, które posiadają wewnętrzną strukturę 32-bitową, ale ich komunikacja z systemem odbywa się poprzez odpowiednio: 16 i 8 bitową szynę danych. Mikroprocesory te są logicznie kompatybilne z 32032.

Opis wyprowadzeń 32032 przedstawia rysunek 1.



Rys. 1. Opis wyprowadzeń dla 32032
AD0—AD23 — szyna adresowa i danych
D24—D31 — pozostała część szyny danych
ADS — potwierdzenie danych
DDIN — sterowanie transmisją danych
BE0—BE3 — potwierdzenie z podobszarów pamięci
U/S — działanie w trybie nadzorującym/użytkowym
ILO — blokowanie szyn
PFS — początek wykonania rozkazu
ST0—ST3 — kod funkcji (status mikroprocesora)
AT/SPC — interpretacja adresu/sterowanie dwukierunkowego przerzutnika
DS/FLT — sterowanie: dane/stan dużej impedancji
PA1 — adres fizyczny
RST/ABT — zerowanie/przerwanie wykonywania rozkazu
INT, NMI — żądania przerwań: maskowalne i niemaskowalne
HOLD, HLDA — żądanie i przyjęcie żądania dostępu do szyny
RDY — synchronizacja układów peryferyjnych
Φ1, Φ2 — wyprowadzenia zegara
Vcc, GNDL, BBG, GNDB1, GNDB2 — zasilanie i masy

32-bitowa struktura

Zalety NS 32032 nie ograniczają się jedynie do szerokości szyny danych. W istocie mamy do czynienia z przedłużeniem logicznym struktury 32-bitowej na całą rodzinę NS 16000.

Poza zewnętrzną szyną danych, pozostałe bloki funkcjonalne 32032 są również 32-bitowe (rejestry, jednostka arytmetyczno-logiczna (ALU), wewnętrzne szyny danych i in), w przeciwieństwie do jednostek centralnych innych firm, w których jedynie niektóre z bloków funkcjonalnych są 32-bitowe, natomiast pozostałe pracują na 16 bitach. Dla wszystkich rozkazów argumenty mogą mieć format bajtu, słowa lub podwójnego słowa. Inaczej mówiąc — architektura jest w pełni symetryczna. Umożliwia ona również operacje zmiennoprzecinkowe, a przy zastosowaniu koprocesora arytmetycznego 16081 wszystkie rozkazy zmiennoprzecinkowe dopuszczają argumenty o pojedynczej lub podwójnej precyzji.

Architektura 32032 pozwala na dużą swobodę wyboru trybów adresowania dla całkowitych i zmiennoprzecinkowych argumentów rozkazów, co daje wyraźne korzyści przy stosowaniu języków wyższego poziomu.

Operacje na danych

Przy adresowaniu w trybie pośrednim w adresie można wydzielić dwa składniki: adres bazowy (zwykle w rejestrze) i przesunięcie (zwykle wchodzące w skład rozkazu) w stosunku do adresu bazowego.

Struktura 32032 umożliwia stosowanie przesunięć o bajty, słowa pojedyncze lub podwójne. W ten sposób otrzymuje się większą zwartość kodu i szybkość realizacji danego zadania. Przy 32 bitach rozmiar struktury danych jest ograniczony nie przez przesunięcie, a jedynie przez obszar adresowy jednostki centralnej.

Wykonanie działań zmiennoprzecinkowych

Działania w arytmetyce zmiennoprzecinkowej nabierają coraz większego znaczenia. Dlatego też do tego celu wykorzystywany jest koprocesor arytmetyczny 16081. Rozka-

zy i argumenty działań przejmuje on bezpośrednio z jednostki centralnej. Może wykonywać cztery podstawowe działania arytmetyczne, konwersje między danymi całkowitymi i zmiennoprzecinkowymi oraz porównania argumentów zmiennoprzecinkowych.

Zarządzanie pamięcią i systemem

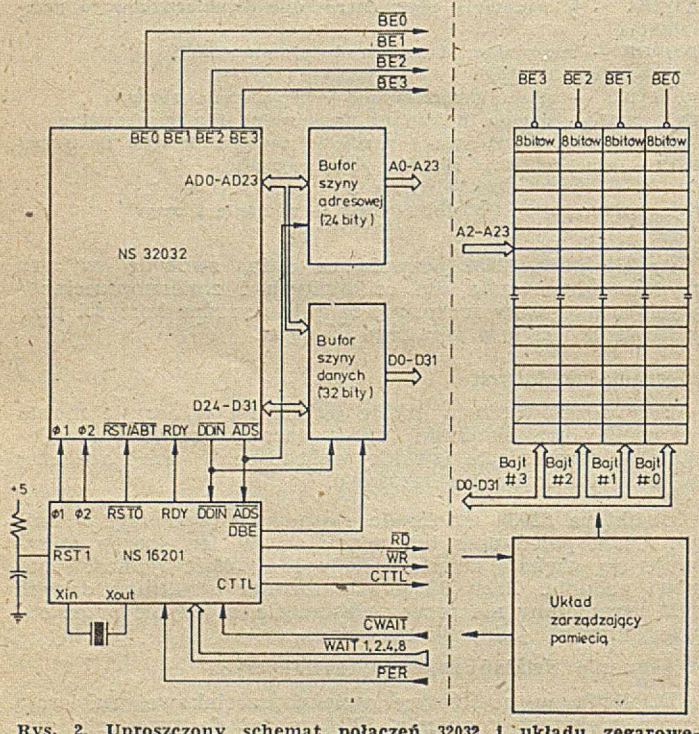
32032 stanowi znakomitą bazę dla systemów operacyjnych, oferując otoczenie zbliżone do serii VAX — za pośrednictwem układu zarządzającego pamięcią (MMU) 16082. System ma dwa tryby pracy: użytkowy i nadzorujący (ang. supervisor state). Tryb nadzorujący umożliwia wykonywanie wszystkich rozkazów na dowolnych argumentach, podczas gdy tryb użytkowy blokuje realizację niektórych rozkazów lub stosowanie pewnych argumentów. Normalnie 32032 pracuje w trybie użytkowym, przechodząc do trybu nadzorującego w wyniku realizacji rozkazów wywołania nadzoru, pułapek (ang. traps) lub przerwań. Przechodząc do trybu nadzorującego program użytkowy przekazuje sterowanie systemowi operacyjnemu — zapobiega w ten sposób potencjalnym uszkodzeniom.

MMU pozwala na realizację pamięci wirtualnej. Pamięć wirtualna i fizyczna są podzielone na strony o określonych formatach. Program, a także odpowiadający mu obszar danych — wprowadzone są przez system operacyjny do pamięci fizycznej. System operacyjny wprowadza również tablicę konwersji adresu wirtualnego na fizyczny. Tablica ta nie tylko dostarcza informację o konwersji adresu, ale również wykazuje obecność strony pamięci wirtualnej w pamięci fizycznej i opisuje stopień zabezpieczenia przed niepożądanym dostępem dla każdej strony pamięci. Czas konwersji adresów wynosi 100 ns, a praktyczny stopień wykorzystania „ukrytej" pamięci wynosi 98%.

Przykłady stosowania

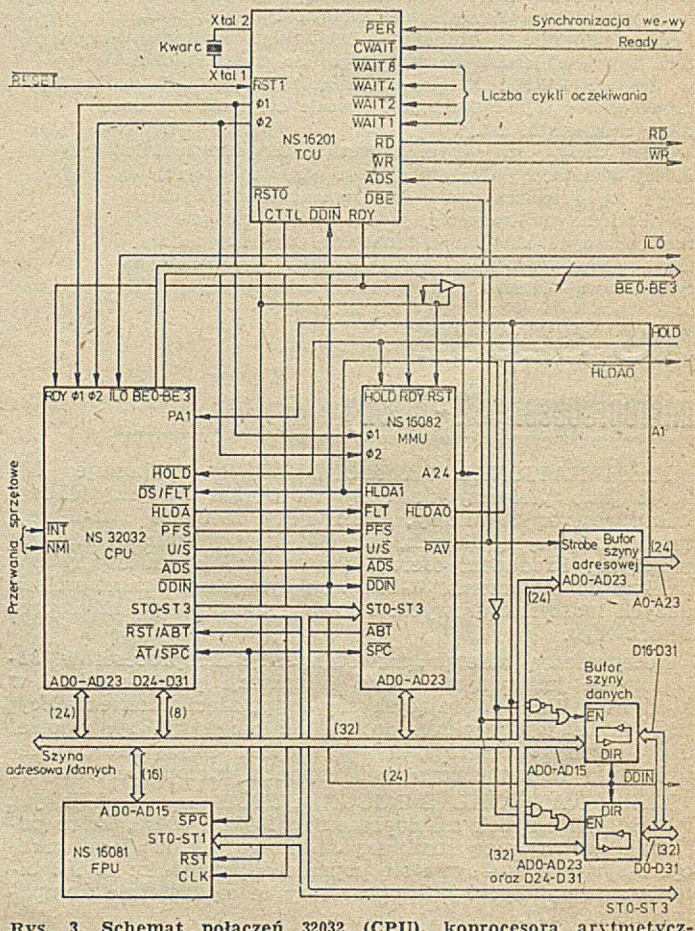
Rysunek 2 przedstawia uproszczony schemat połączeń 32032, 16201 i bloku pamięci „o szerokości" 32 bitów. TCU (16201) jest odpowiedzialny za funkcje zerowania, generowania sygnałów zegarowych i synchronizację pamięci z CPU.

Operacja na szynie rozpoczyna się od podania przez CPU Sygnału ADS (ang. Address Strobe), który służy do demultipleksowania adresu pochodzącego z szyny danych. TCU generuje sygnały odczytu lub zapisu do pamięci, zależnie od stanu sygnału określającego kierunek transmisji danych DDIN/ wysyłanego przez CPU. TCU dostosowuje przebieg operacji do szybkości pamięci i urządzeń peryferyjnych wprowadzające cykle oczekiwania. Gdy CWAIT/ jest aktywny, cykle oczekiwania są wprowadzane aż do momentu przejścia sygnału w stan nieaktywny. Cztery wejścia WAIT/ umożliwiają wprowadzenie od zera do piętnastu cykli oczekiwania. Wejście PER/ umożliwia wprowadzenie pięciu cykli oczekiwania i synchronizację sygnałów odczytu lub zapisu z urządzeniami we-wy.



Rys. 2. Uproszczony schemat połączeń 32032 i układu zegarowego 16201

Stosowanie koprocesorów



Rys. 3. Schemat połączeń 32032 (CPU), koprocesora arytmetycznego (FPU) i układu zarządzania pamięcią (MMU)

Rysunek 3 przedstawia przykład połączenia koprocesorów PPU 16081 i MMU 16082 z układami CPU i TCU. Połączenia sprowadzają się do 16 mniej znaczących bitów szyny danych, linii statusu CPU STO-ST3 i sygnału SPC/. Pozostaje jeszcze doprowadzenie zerowania i zegara do FPU. MMU, ze względu na realizowane funkcje, wymaga ponadto połączeń dodatkowych. Dotyczą one całości szyny adresowej i sygnału ADS/.

LESZEK MADEJA
Warszawa

Obywatelu! Nie wybieraj między klanami. Bądź sobą

μK

Pisaliśmy już o sposobach współpracy z napędami dysków elastycznych. Tym razem ciekawostka, czyli jak współpracować z napędem dysków, który bardziej znany jest z legendy niż z rzeczywistości i którego interfejs przypomina wszystko tylko nie rozwiązania przyjęte na świecie. Mowa tu o produkowanej do niedawna przez Zakłady MERA-KFAP jednostce PLx45D. Pozwala ona na współpracę z dyskietkami jednostronnymi, przy zastosowaniu pojedynczej gęstości, lecz za to ośmiocalowymi, które coraz trudniej spotkać na Zachodzie.

Ale cóż, wyjątkowa waga, jaką przykładają tzw. czynniki decyzyjne do rozwoju dziedziny, która dla zaskakująco dużej liczby państw stała się najważniejszą, powoduje że przysłowie o bezrybiu i raku nadal obowiązuje.

Nie zamieszczamy informacji o układzie sterownika 8271, gdyż jest to już nieco leciwy produkt i opisany został m.in. w kilku kolejnych edycjach katalogów firmy INTEL.

Współpraca z napędem dysków elastycznych PLx45D (1)

Jednostka dysków elastycznych PLx45D zawiera dwie kieszenie oraz dwie głowice, sterowane wspólnym napędem i wspólnymi sygnałami. Można w niej umieścić dwie dyskietki, ale dostęp do nich nie może być jednoczesny.

Do sterowania PLx45D przeznaczone są sygnały:

RUN/ — włączenie napędu dysków i odblokowanie wybranych układów wewnętrznych
DISKR/ — wybór prawej kieszeni dysku, podłączenie sygnałów odczytu-zapisu do tej kieszeni
STEPIN/ — przesunięcie głowicy o jedną ścieżkę w kierunku środka dyskietki
STEPOUT/ — przesunięcie głowicy o jedną ścieżkę na zewnątrz dyskietki
LOAD/ — opuszczenie głowicy odczytu-zapisu
ERSEN/ — włączenie układu „kasowania tunelowego"
WRTEN/ — zezwolenie na zapis
WRDATA/ — zakodowane dane do zapisania

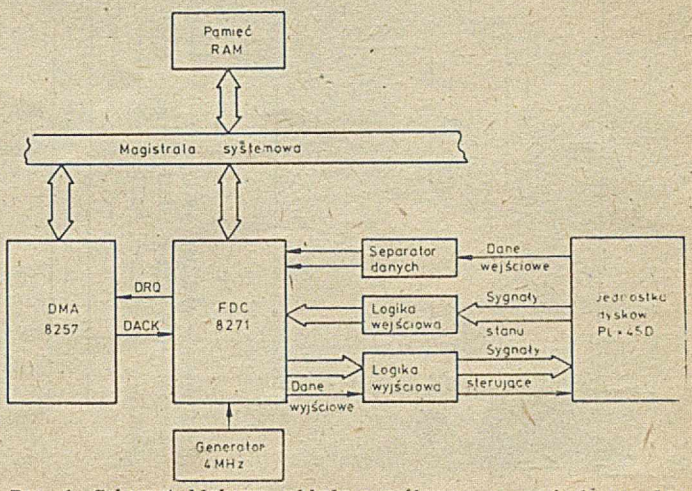
Z jednostki dysków PLx45D wyprowadzone są sygnały:

RDYL/ — gotowość lewej dyskietki
DRYR/ — gotowość prawej dyskietki
INDXL/ — impuls indeksu lewej dyskietki
INDXR/ — impuls indeksu prawej dyskietki
LSDA/ — lewa dyskietka zwrócona stroną A do głowicy
RSDA/ — prawa dyskietka zwrócona stroną A do głowicy
HOME/ — głowica znajduje się w pozycji spoczynkowej nad ścieżką —1
OUTPUT/ — zakodowany sygnał danych, odczytanych z dyskietki
RCLK/ — odtworzony z dyskietki pełny sygnał zegarowy
CDATA/ — dane zegara odczytane z dyskietki
RDATA/ — dane odczytane z dyskietki
Wszystkie sygnały są aktywne gdy sterowane są poziomem niskim.

Z porównania sygnałów jednostki dysków PLx45D oraz układu 8271 wynikają następujące wnioski:

— wykorzystując układ 8271 można wytworzyć wszystkie sygnały sterujące dla PLx45D
— występuje niezgodność między sygnałem **HOME/** i **TR K0/**. Układ 8271 wymaga sygnalizacji, że głowica znajduje się nad ścieżką 0, podczas gdy PLx45D sygnalizuje położenie głowicy nad ścieżką —1
— sygnał **OUTPUT** może być wykorzystany do wytworzenia sygnału **UNSEPARATED DATA/** oraz **DATA WINDOW/**, jednak znacznie mniej zakłóceń mają sygnały **RCLK, CDATA** i **RDATA.**

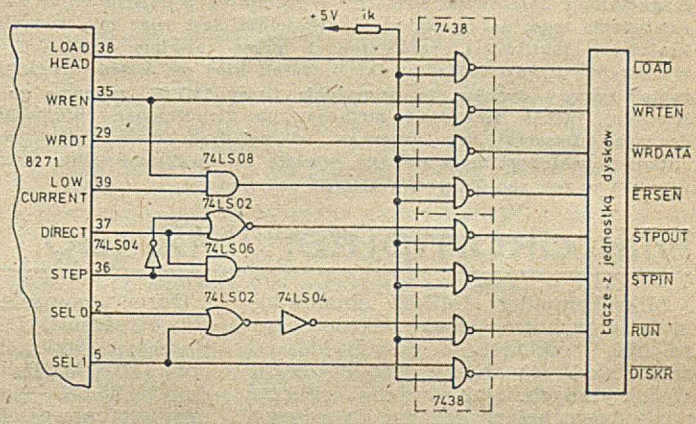
Dołączenie stacji dysków za pośrednictwem układu 8271 przedstawiono w sposób blokowy na rysunku 1.



Rys. 1. Schemat blokowy układu współpracy z pamięcią na dyskach elastycznych z wykorzystaniem kanału DMA

Pomiędzy układem 8271, a jednostką dysków znajdują się trzy zespoły:

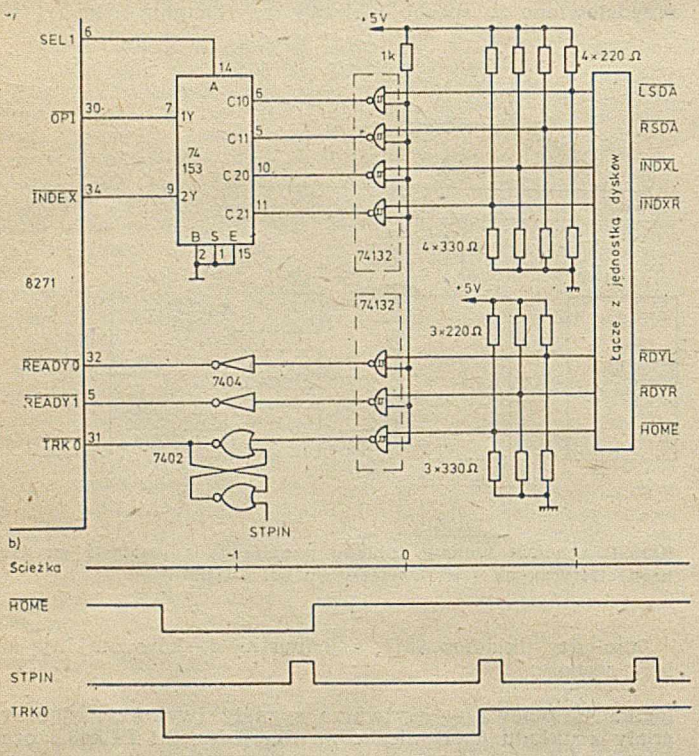
logika wyjściowa — wytwarza sygnały (wykorzystując sygnały z układu 8271) niezbędne dla jednostki PLx45D oraz odpowiednio je wzmacnia
logika wejściowa — wytwarza sygnały niezbędne dla układu sterującego, wykorzystując sygnały przychodzące z jednostki dysków
separator danych — wytwarza sygnały danych dla układu 8271, wykorzystując sygnały odczytu z dysku.



Rys. 2. Logika wyjściowa

Przykładowy schemat zespołu logiki wyjściowej przedstawiono na rysunku 2. Sygnał **LOW CURRENT** należy ziloczynować z **WRDT** dla otrzymania właściwego sygnału **ERSEN.** Wyjście **DIRECT/** zostało wykorzystane do przełączenia sygnału **STEP/** w celu wytworzenia sygnałów **STPIN/** i **STPOUT/**. Sygnał **RUN/** powstał w wyniku zsumowania sygnałów **SEL1/** i **SEL0/**, natomiast sygnał wyboru dysku **DISKR/** odpowiada sygnałowi **SEL1/**.

W celu wyeliminowania zakłóceń toru przesyłowego sygnały z jednostki dysków wprowadzane są przez bramki Schmitta, na wejściu których umieszczono oporniki dopasowujące. Ponieważ układ 8271 ma tylko jedno wejście **INDEX/**, sygnały **INDXL/** i **INDXR/** muszą być przełączane w taki sposób, aby doprowadzony był sygnał z aktualnie wybranego dysku. W tym celu wykorzystany został sygnał **SEL1/**.



Rys. 3. a) logika wejściowa, b) wytwarzanie sygnału TRACK 0

Sygnały strony dysku **LSDA/** i **RSDA/** zostały wprowadzone na opcjonalne wejście **OPI/**. Podobnie jak w przypadku indeksu są one przełączane. Dzięki temu program obsługi może określić położenie aktualnie wybranego dysku.

Największy problem stanowi wytworzenie sygnału **TRK0/**. Układ 8271 przy odwołaniu do sektora znajdującego się na ścieżce 0 „przesuwa głowicę" do napotkania sygnału **TRK0/** (niezależnie od stanu wewnętrznego licznika ścieżek). Dlatego, sygnał **TRK0/** musi być sterowany podczas każdej operacji na ścieżce 0. Jednostka dysków PLx45D nie może tego zapewnić, gdyż jej sygnał **HOME/** jest aktywny tylko wtedy, gdy głowica znajduje się na zewnątrz od ścieżki 0.

Rozwiązanie przedstawione na rysunku 3 wymaga specjalnej obsługi w programie sterującym. Musi on kontrolować czy operacja dotyczy ścieżki 0. Jeżeli tak, to poprzez odczyt rejestru numeru ścieżki program sprawdza czy głowica nie jest już ustawiona na ścieżce 0. Jeżeli konieczne jest przesunięcie głowicy, program wysyła rozkaz przesunięcia na ścieżkę 0, co powoduje, że głowica będzie się przesuwać aż do pojawienia się sygnału **HOME/** i znajdzie się na ścieżce —1. Rozkaz przesunięcia głowicy o jedną ścieżkę sprowadzi ją na ścieżkę 0. Należy jeszcze zaktualizować wewnętrzny licznik ścieżek układu, przez wykonanie rozkazu zapisu do tego rejestru.

W drugiej części artykułu omówione zostaną różne układy wykorzystywane przy wprowadzaniu danych odczytywanych z dyskietki. Przedstawiony zostanie również szkic procedur programu obsługi pozwalającego zrezygnować ze stosowania układu DMA.

(cdn)

ADAM PLUTA
PIE — Warszawa

Prezentujemy kolejny mikrokomputer polskiej produkcji. Jest to dość szczególna konstrukcja: trudno oprzeć się wrażeniu, że IMZ-80 został zaprojektowany jako system wykorzystujący w charakterze pamięci masowej — dyski elastyczne (niewielkie oprogramowanie rezydencyjne). Propozycja wykorzystania magnetofonu kasetowego świadczy o rzetelnym podejściu firmy — nie obiecuje załatwienia tego, na co szanse są niewielkie. Jest więc to rozwiązanie na miarę krajowych możliwości, ograniczonych przez rozmiary produkcji państwowych wytwórców urządzeń peryferyjnych. Jeżeli ktoś ma własne „wejścia" i „załatwi sobie" napędy dysków, to propozycja firmy IMPOL zapewne go zainteresuje. Nie musi wtedy marnować pieniędzy na niepotrzebne oprogramowanie rezydencyjne. Desperat bez szansy na własne dyski może jednak wpisać w dodatkowy pakiet pamięci EPROM właśnie to oprogramowanie, które najczęściej używa i w ten sposób trochę ułatwić sobie pracę.

Mikrokomputer IMZ-80

Mikrokomputer IMZ-80 zbudowany został z wykorzystaniem mikroprocesora Z80 i układów o dużym stopniu scalenia. Przeznaczony jest do celów dydaktycznych, biurowych, obliczeń naukowo-technicznych oraz do zabawy.

Wersja podstawowa wyposażona jest w pamięć operacyjną 64 KB (4 KB zajmuje pamięć obrazu i obszar roboczy klawiatury), klawiaturę typu QWERTY, układ współpracy z magnetofonem, układ sterujący monitorem ekranowym i modulator pozwalający na przyłączenie komputera do telewizyjnego wejścia antenowego. IMZ-80 zawiera także zegar i generator sygnałów akustycznych.

Oprogramowanie dla wersji podstawowej stanowi LOADER, umieszczony w pamięci stałej (tzw. SHADOW ROM) oraz MONITOR, BASIC i MACRO-ASSEMBLER — wczytywane z kasety magnetofonowej. MACROASSEMBLER zawiera EDITOR, KOMPILATOR i DEBUGGER programów, pisanych w języku ASSEMBLER Z80.

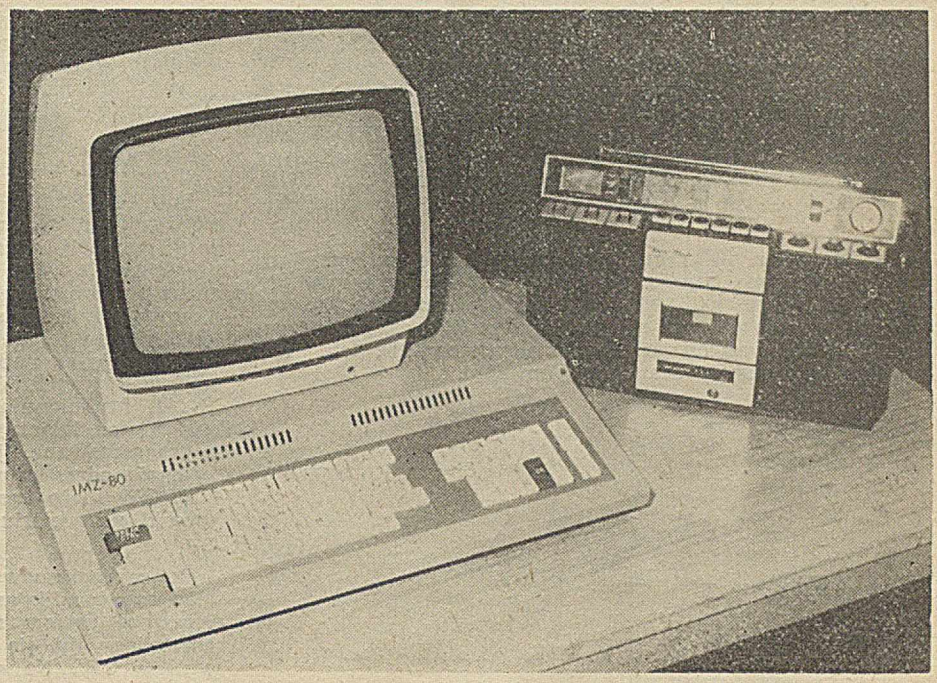
Rozbudowę konfiguracji mikrokomputera umożliwia tzw. ekspander. Jest to moduł buforujący sygnały magistrali mikroprocesora i pozwalający na umieszczenie we wbudowanej kasecie — do sześciu dodatkowych modułów. Zestaw oferowanych (lub przygotowywanych) przez producenta modułów zawiera: sprzęg dla drukarki DZM 180, sprzęg dla pamięci kasetowej PK3, moduł pamięci stałej EPROM — 16 KB, programator pamięci EPROM dla typów 2716 i 2732, szeregowy sprzęg komunikacyjny V24 i układ współpracy z napędami dysków elastycznych 5,25" i 8". Jako napęd dysków 8" przewidziano PLx45D (prod. MERA-KFAP) natomiast jako napędy 5,25" mogą być wykorzystane K5600.10 (prod. ROBOTRON, NRD).

Wyposażenie IMZ-80 w pamięć na dyskach lub minidyskach elastycznych przekształca go w „rasowy" mikrokomputer przydatny w zastosowaniach profesjonalnych. Pozwala to również na wykorzystywanie bogatego oprogramowania: systemu operacyjnego IMPS (funkcjonalny odpowiednik znanego systemu CP/M), interpretera języka BASIC (MBASIC), kompilatorów języków. BASIC 80, FORTRAN 80, PASCAL/M, makroasemblerów itp.

Podstawowymi urządzeniami wejścia-wyjścia są klawiatura i monitor ekranowy. Klawiatura ma wydzielone pola alfanumeryczne, numeryczne i funkcyjne, w tym klawisze sterowania ruchem kursora. Trochę kłopotu może sprawić użytkownikowi oswojenie się z podwójnym znaczeniem klawiszy sterowania ruchem kursora: ten sam klawisz użyty bez SHIFT-u przesuwa

IMZ-80

CPU: Z80 (ZILOG)
RAM: 64 KB
(w tym 4KB — pamięć obrazowa)
Sprzęg magnetofonu
Zegar
Sterownik wejścia antenowego OTV
Generator akustyczny
Oprogramowanie:
MONITOR, BASIC, MACROASSEMBLER
Opcje:
— EPROM 16 KB
— sprzęg drukarki DZM 180
— sprzęg pamięci kasetowej PK3
— sprzęg V24
— sprzęg dysków lub minidysków elastycznych i system operacyjny IMPS
— programator EPROM
Cena wersji podstawowej — około 480 tys. zł.
Czas realizacji zamówienia — ok. pół roku.
Producent: Przedsiębiorstwo Polonijno-Zagraniczne IMPOL II, Warszawa, ul. Filona 16 (Mokotów) tel. 43-03-84, 43-75-66, 43-93-41, teleks 817-218



kursor w prawo, a z SHIFT-em — w lewo.

Na ekranie może być wyświetlanych 25 wierszy po 40 znaków. Do tego celu można wykorzystać monitor (np. NEPTUN 156 — UNIMOR) lub standardowy odbiornik telewizyjny. Zestaw wyświetlanych znaków zawiera 96 znaków ASCII i 64 znaki semigraficzne.

Mikrokomputer wraz z dodatkowymi modułami, umieszczonymi w wewnętrznej kasecie zasilany jest z wbudowanego zasilacza impulsowego o wysokiej sprawności, dzięki czemu możliwa jest długotrwała praca bez wewnętrznej i zewnętrznej wentylacji. Moduły zewnętrzne (np. pamięć dyskowa) wymagają zewnętrznego zasilania, czego nie należy chyba uważać za dużą wadę mikrokomputera. Natomiast niewątpliwą zaletą IMZ-a jest łatwość jego rozbudowy.

Pierwsze egzemplarze IMZ-80 przechodzą „chrzest bojowy" w ZETO — Olsztyn, Klinice Laryngologicznej AM w Lublinie, Instytucie Meteorologii i Gospodarki Wodnej oraz w kilku innych instytutach badawczych. Użytkownicy opracowują własne oprogramowanie użytkowe, dostosowane do indywidualnych potrzeb. W zastosowaniach przeważają jednak obliczenia inżynierskie i naukowe, w tym zbieranie i przetwarzanie danych statystycznych.

Programy testowe, proponowane w mikroKLANIE 3/84, IMZ-80 wykonuje z następującymi wynikami: 1 — ok. 1 s, 2 — ok. 8 s, 3 — ok. 15 s, 4 — ok. 22 s, 5 — ok. 24 s, 6 — ok. 35 s, 7 — ok. 52 s.
Suma czasów wynosi ok. 157 sekund. Pomiary zostały wykonane przy użyciu zegarka z sekundnikiem.

WIESŁAW KASKA
IMPOL II

EO/1504/K/84

Żaden budowany przez hobbystę, ba, nawet produkowany seryjnie (w krajowych warunkach) system mikroprocesorowy nie może się obejść bez pamięci EPROM. W krajach zachodnich ROM-y opłaca się wykorzystywać dopiero przy seriach ponad tysiąc egzemplarzy. U nas — przy jeszcze większych.

Osobną klasą zastosowań są „domowe" modyfikacje oprogramowania fabrycznych mikrokomputerów. I tu pamięć EPROM oddaje nieocenione usługi.

CEMI nie opanowało jeszcze technologii układów EPROM, trzeba więc bazować na układach importowanych. Odpowiednik 2716 produkowany jest w ZSRR i choć nie ma to większego znaczenia dla hobbystów (nie spotyka się go w sklepach), to jednak nie pozostaje obojętne przy konstrukcjach profesjonalnych. W systemach dyskowych 2716 wystarcza do przechowania rezydencyjnej części oprogramowania.

Opisywana poniżej realizacja programatora jest na tyle prosta, że jej konstrukcja i oprogramowanie nie powinno stanowić problemu nawet dla początkujących.

Programator pamięci EPROM 2716

Na rysunku 1 przedstawiono schemat ideowy rozwiązania pozwalającego programować pamięci EPROM (ang. Erasable Read Only Memory) typu 2716. W rozwiązaniu wykorzystano układ programowanych portów 8255 (polski odpowiednik: MCY 7855). Może on współpracować z mikrokomputerami, w których jako jednostkę centralną zastosowano mikroprocesor 8080, Z80 lub nawet 8086. Bez większych problemów można więc wykorzystać opisywany układ programatora dla większości popularnych mikrokomputerów.

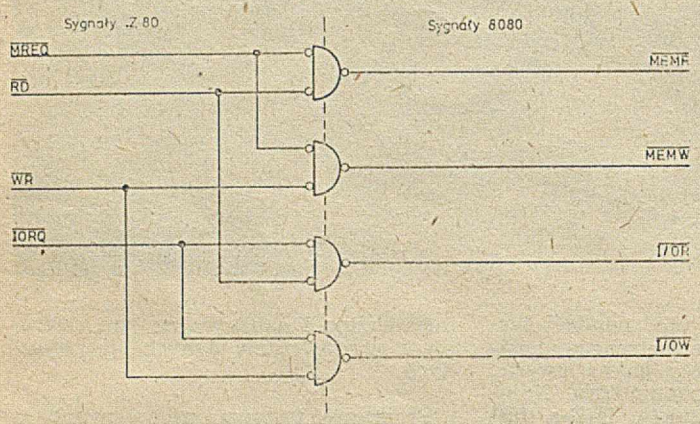
Przedstawione rozwiązanie można również przystosować do programowania innych typów pamięci EPROM. Jednak, mimo zbliżonej konfiguracji wyprowadzeń, nie można zbudować uniwersalnego programatora, w którym nie zachodziłaby potrzeba przełączania podłączeń. Dla pamięci o większej pojemności (np. 8K × 8) zamiast gniazda z 24 wyprowadzeniami trzeba zastosować 23-wyprowadzeniowe.

Podłączenie do mikrokomputera

Współpraca programatora z systemem mikroprocesorowym wymaga umieszczenia układu 8255 w określonym miejscu obszaru adresowego przestrzeni we-wy lub pamięci. Zazwyczaj wygodniej jest wykorzystać przestrzeń we-wy, gdyż pozwala to na potencjalne wykorzystanie pełnych 64 KB pamięci. Wariant ten przedstawiono na rysunku. Podłączenie programatora w przestrzeni adresowej

pamięci pozwala jednak na napisanie procedur obsługi w języku BASIC, z wykorzystaniem instrukcji PEEK i POKE. Jeżeli więc mikrokomputer nie wykorzystuje pełnych 64 KB przestrzeni adresowej pamięci, warto zmodyfikować przedstawione rozwiązanie. W tym celu należy zastąpić sygnały I/OW/ i I/OR/ sygnałami MEMW/ i MEMR/. Konieczne może się też okazać rozbudowanie dekodera adresów, gdyż do adresowania pamięci wykorzystywane jest 16 linii, a nie 8 — jak w przypadku przestrzeni adresowej we-wy.

Przedstawione na rysunku 1 rozwiązanie wykorzystuje sygnały sterujące generowane w systemach wykorzystujących mikroprocesor 8080 jako jednostkę centralną. Na rysunku 2 przedstawiono sposób konwersji sygnałów sterujących, generowanych przez mikroprocesor Z80, tak aby możliwa była współpraca z układem 8255.



Rys. 2. Konwersja sygnałów sterujących mikroprocesora

W przedstawionym rozwiązaniu dla wydzielenia obszaru adresowego we-wy, w którym umieszczony jest układ 8255, wykorzystano dekoder 8205 (krajowy odpowiednik: 74S405). Dla uzyskania żądanego podobszaru (układ 8255 wykorzystuje cztery komórki adresowe) należy dobrać odpowiednie połączenie w zaznaczonych na schemacie punktach. Linią przerywaną pokazano przykładowe połączenia przydzielające adresy 4...7. Linie adresowe A2, A3 i A4 określają wyjście, na którym powinien pojawić się stan aktywny, gdy na wejściu G1 wymuszony jest poziom wysoki, a na wejściach G2A i G2B — poziom niski.

Układ 2716

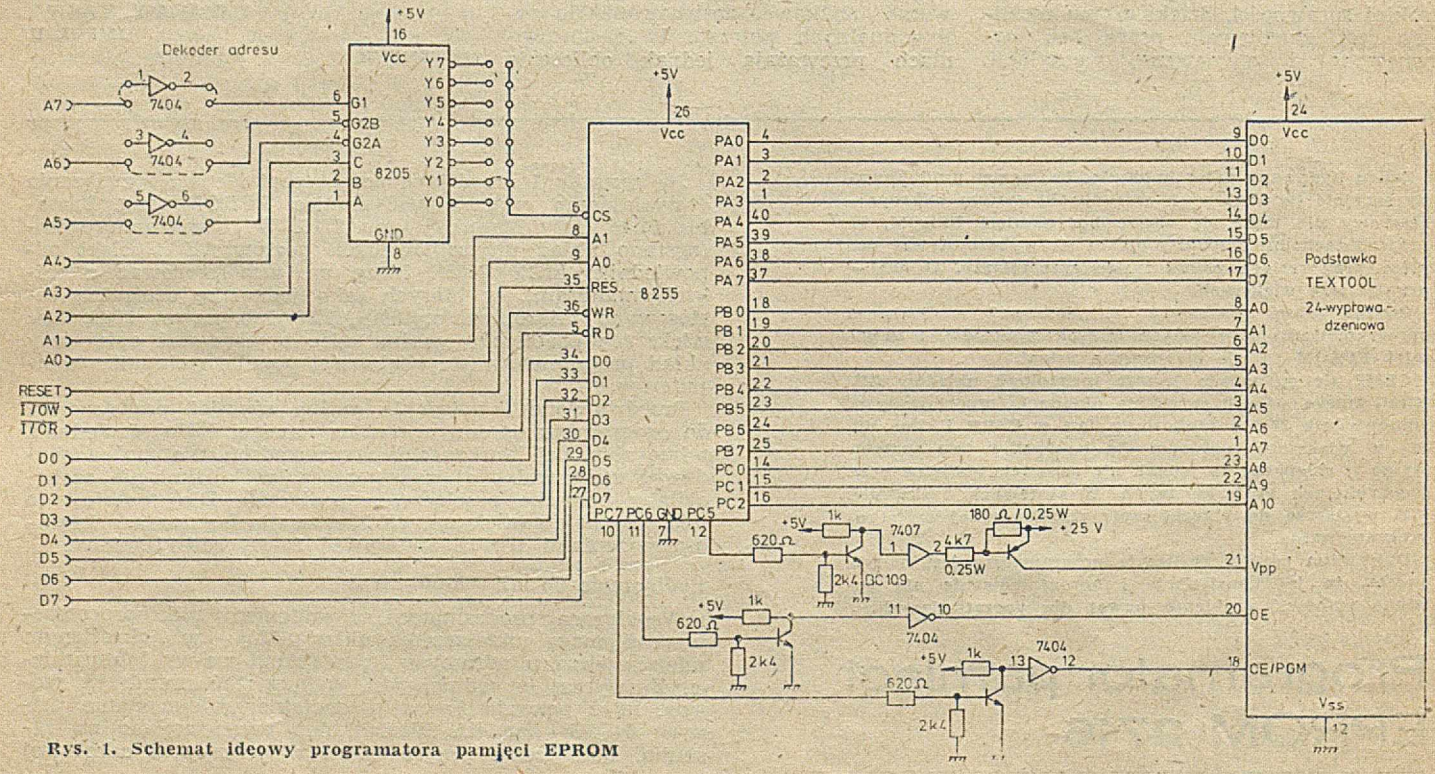
Pamięć EPROM zorganizowana jest w matrycę 2043 jednobajtowych komórek. Dla odczytania żądanej komórki należy wymusić odpowiedni adres na liniach A_0...A_{10}, a na wejście CE/ i OE/ podać stan logiczny "0". Przy odczycie niezaprogramowanej pamięci otrzymujemy kod FF_H. Programowanie polega na wymuszeniu przejścia żądanych bitów w stan logiczny "0". W tym celu na wejście V_{pp} należy przyłożyć napięcie +25 V i wymusić poziom wysoki na wejściu OE/. W trybie programowania wyprowadzenia D_7...D_0 funkcjonują jako wejścia, na których należy wymusić stan logiczny "0" dla tych bitów, które mają zostać zaprogramowane. W chwili gdy na liniach A_0...A_{10} ustabilizuje się adres programowanego bajtu pamięci, na wejście CE/PGM może zostać podany impuls programujący. Stan wysoki na wejściu CE/PGM powinien trwać od 45 do 55 ms.

Po zaprogramowaniu określonego bajtu w pamięci, należy go zweryfikować wykonując odczyt. W tym celu należy utrzymać poziom niski na wejściu CE/PGM (impuls programujący już się skończył) i podać stan logiczny "0" na wejście OE/. Na wejściu V_{pp} można pozostawić napięcie +25 V.

Bity, które w trakcie programowania pozostawiono w stanie logicznym "1", można „doprogramować", powtarzając opisaną procedurę. Bity, które zostały zaprogramowane, nie mogą już zostać zmienione (wrócić do stanu logicznego "1") inaczej niż przez wykasowanie całej pamięci przez naświetlanie promieniowaniem ultrafioletowym.

Program obsługi

Układ 8255 powinien zostać zaprogramowany do pracy w trybie 0. Porty B i C spełniają rolę wyjścia, natomiast port A programowany jest jako wejście, gdy ma być odczytywana informacja z pamięci, i jako wyjście, gdy dane



Rys. 1. Schemat ideowy programatora pamięci EPROM

będą wpisywane do pamięci. Wynika z tego, że między programowaniem a weryfikacją EPROM-u układ 8255 musi zostać przeprogramowany. Ponieważ po zaprogramowaniu układu 8255 w trybie 0 wszystkie wyjścia przechodzą w stan logiczny "0", nie może on być wykorzystywany jako stan aktywny. Dla odróżnienia stanu logicznego "1" od stanu dużej impedancji, wyjścia sterujące zostały zbuforowane kluczami tranzystorowymi. W stanie dużej impedancji baza tranzystora ściągana jest do masy przez rezystor 2,4k, natomiast stan logiczny "1" wysterowuje bazę tranzystora wprowadzając go w stan nasycenia.

Przyłączenie napięcia programującego +25 V następuje w wyniku podania stanu logicznego "1" na wyjście PC5. Wyjścia PC6 i PC7 sterują wejściami OE/ i CE/PRGM.

Stosunkowo długi czas trwania impulsu programującego umożliwia napisanie programu realizującego wcześniej opisany algorytm w języku wyższego poziomu (np. BASIC).

Uwagi konstrukcyjne

Napięcie +25 V zazwyczaj nie jest dostępne w układach mikrokomputerowych. Dlatego wygodnie jest przewidzieć na płytce programatora specjalne zaciski pozwalające na przyłączenie zewnętrznego zasilacza. Innym sposobem może być zbudowanie specjalnej przetwornicy napięcia z +5 V na +25 V. Obciążalność prądowa przetwornicy może nie przekraczać 30 mA.

W programatorze pamięci należy zastosować specjalną podstawkę produkowaną przez firmę TEXTOOL. Umożliwia ona swobodne włożenie układu, a następnie dociśnięcie blaszek kontaktowych za pomocą specjalnej dźwigienki. „Zwyczajne" podstawki nie są odporne na tak częste wkładanie i wyjmowanie układów i stosunkowo szybko niektóre wyprowadzenia przestają kontaktować. Ostatnio na rynku krajowym pojawiły się podstawki bardzo zbliżone do podstawek firmy TEXTOOL produkowane przez warszawskiego rzemieślnika.

Różnice w rozmieszczeniu wyprowadzeń dla różnych pamięci EPROM

Nr wyprowadzenia	2516	2532	2716	2732
18	PD/PROG	A_{11}	CE/PROG	CE/
20	CE	PD/PROG	OE/	OE/V_{pp}
21	V_{pp}	V_{pp}	V_{pp}	A_{11}

W tabeli zestawiono różnice w rozmieszczeniu wyprowadzeń dla różnych typów pamięci EPROM. Algorytm programowania jest identyczny, zatem przez zastosowanie odpowiedniego przełącznika na płytce programatora można rozszerzyć asortyment układów.

AJP

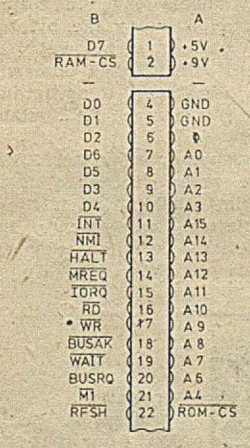
Mimo zaprzestania produkcji ZX81 przez firmę SINCLAIR, ten prosty mikrokomputerek dostępny jest jeszcze w wielu sklepach na Zachodzie i ze względu na niską cenę ciągle przybywa jego użytkowników w naszym kraju. Mimo że nie jestem przekonany czy jest to celowy dla kogokolwiek zakup (prymitywna konstrukcja, niewielkie możliwości) to nie będę nikogo piętnował za marnowanie własnych pieniędzy. Lepszy taki mikrokomputer niż żaden.

Odpowiadając na rosnące zainteresowanie przygotowujemy w mikroKLANIE jeszcze kilka publikacji, tym razem o zagadnieniach sprzętowych związanych z ZX81.

Schemat ZX81

Na rysunku 1 przedstawiono schemat mikrokomputera ZX81. Uwzględnia on fakt, że produkowane były dwie wersje ZX81 różniące się rozmiarem wbudowanej pamięci RAM. Najczęściej spotykana jest wersja zawierająca dwa układy pamięci statycznej 2114 co daje w sumie 1 KB pamięci RAM. Po odliczeniu obszaru wykorzystywanego przez komputer dla przechowywania informacji niezbędnych przy funkcjonowaniu oprogramowania firmowego dla użytkownika pozostaje ok. 0,7 KB. W drugiej wersji wykorzystywano pamięć dynamiczną 4118 lub 4816.

Mikrokomputer zbudowany został z wykorzystaniem jednego z najpopularniejszych mikroprocesorów ośmiobitowych: Z80 (zastosowano szybszą wersję oznaczoną literą A). Częstotliwość zegara doprowadzonego do Z80 wynosi 3,25 MHz. Warto zwrócić uwagę, że zastosowano tu dość niekonwencjonalne rozwiązanie, wprowadzając możliwość chwilowego wstrzymywania zegara przez układ **SCL** (ang. Sinclair Computer Logical). Jest to stosowane zamiast wprowadzania Z80 w cykl oczekiwania, gdy z jakichś względów nie może on skomunikować się z zasobami w „normalnym" czasie. Użytkownikowi pozostawiono jednak możliwość zastosowania konwencjonalnego rozwiązania w przypadku dobudowywania rozszerzeń sprzętowych. W tym



Rys. 2. Topologia wyprowadzeń na złączu użytkownika w ZX81

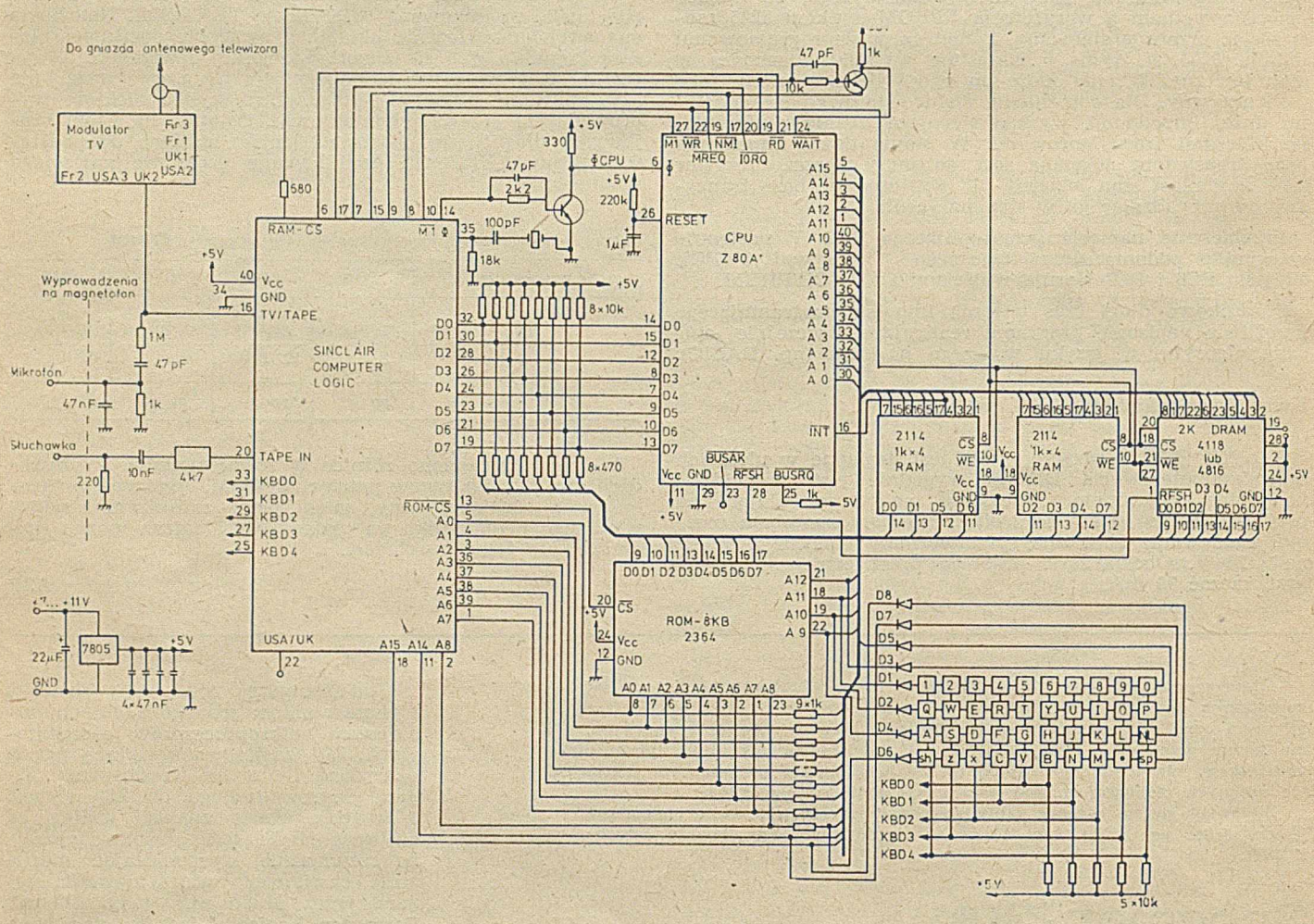
mikroKLAN usamodzielniony?

Kolegium redakcyjne INFORMATYKI uznało, że mikroKLAN należy wydzielić jako osobne pismo. To jednak dopiero początek; przed nami miesiące (miejmy nadzieję — tylko miesiące) żmudnego drążenia ścieżek w biurokratycznym monolicie. Optymiści twierdzą, że uda się zacząć od połowy przyszłego roku. Pesymiści, że nigdy. Optymistów jest nieco więcej, stąd też pierwsze rozmowy o nakładzie. Niektórzy twierdzą, że zainteresowanych mikroinformatyką jest najwyżej dwadzieścia tysięcy. Ja zaś uważam, że dobrze robione pismo może mieć 100 tys. nakładu i rozchodzić się będzie w kilka dni. Tym, którzy taką tezę poprą dobrym uzasadnieniem, nadesłanym na nasze ręce, obiecuję pomoc w uzyskaniu prenumeraty na nowe pismo.

Pozostaje jeszcze pytanie, co powinno się znaleźć w „dobrze robionym" piśmie mikroKLAN. Tu również liczymy na opinie Czytelników. W roboczych założeniach pismo rozdzielamy mniej więcej na pół między „sprzętowców" i „programowców". Znajdzie się miejsce także dla początkujących, którym trzeba wyjaśnić rzeczy podstawowe. Specjalne miejsce rezerwujemy na wymianę doświadczeń między użytkownikami („tips and tricks"). Powinno znaleźć się również trochę miejsca na opis zagranicznych i krajowych nowości, a także bieżących wydarzeń.

Wszelkie propozycje można nadsyłać już od zaraz. Także propozycję własnej osoby na redaktora bądź współpracownika samodzielnego mikroKLANU.

AJP



Rys. 1. Schemat ideowy mikrokomputera ZX81 dla wersji z 1 KBi 2 KB pamięci RAM

celu można wykorzystać wyprowadzony na złącze użytkownika sygnał **WAIT/**. Sygnał ten może okazać się wyjątkowo przydatny przy uruchamianiu własnych rozszerzeń sprzętowych. W czasie gdy jest on aktywny, na liniach adresowych (a przy operacji zapisu — również liniach danych) utrzymane są sygnały sterujące.

Wejścia **WAIT/** nie można jednak wykorzystywać gdy komputer pracuje z przystawką rozszerzającą pamięć, zbudowaną na układach pamięci dynamicznej. W czasie cykli oczekiwania (wymuszonych przez niski poziom na wejściu **WAIT/**) nie jest generowany sygnał **RFSH/** i zawartość pamięci dynamicznych nie jest odświeżana.

Na rysunku 2 przedstawiono topologię złącza użytkownika.

AJP

- publikacje o APPLE II pozwoliły odnaleźć się porozrzucanym po kraju użytkownikom tego mikrokomputera. Powstał — pierwszy w Polsce — Klub Użytkowników APPLE. Informacje o klubie i jego działalności można uzyskać kontaktując się z Piotrem Tymochowiczem, tel. domowy: 35 77 60 lub listownie: 01-950 Warszawa, ul. Renesansowa 5 m 10.
- Klub ABAKUS uzyskał osobowość prawną. Dzięki temu jego członkowie mogą już legalnie płacić składki w wysokości 100 zł miesięcznie. Rodzice próbujący zapisać swoje pociechy „na komputery" dziwili się tak niską opłatą, prezes klubu zapowiedział więc jej rychłe podniesienie.
- Pod koniec listopada odbyło się pierwsze z cyklu spotkań poświęconych edukacji wspomaganej mikrokomputerem. Organizatorem jest klub ABAKUS. Zaproszono przedstawicieli ministerstw: Przemysłu Maszynowego, Oświaty i Wychowania oraz Nauki, Szkolnictwa Wyższego i Techniki. Obecni byli także przedstawiciele firm polonijnych POLBRIT i APINA. W trakcie spotkania rozgorzała dyskusja nad sposobem wyposażenia polskich szkół w mikrokomputery. Recepty nie znaleziono. W trakcie dyskusji okazało się, że:

  — Ministerstwo Oświaty przez trzy miesiące nie udzieliło żadnej odpowiedzi na propozycję POLBRITU (dostarczanie kilkudziesięciu tysięcy ZX SPECTRUM rocznie po obniżonej o połowę cenie), bo... budżet planowany jest tylko raz w roku

  — Ministerstwo NSzWiT również nie ma nic do powiedzenia na powyższą propozycję

  — Ministerstwo Przemysłu Maszynowego nie będzie popierać zakupów mikrokomputerów od firm polonijnych, gdyż nigdy nie wiadomo czy nie zostaną one zlikwidowane, a wtedy nie byłoby komu prowadzić obsługi serwisowej

  — producent MERITUM I odmawia użytkownikom informacji o oprogramowaniu firmowym, tłumacząc się... słabą jego znajomością

  — 300 mikrokomputerów ZX SPECTRUM ofiarowane przez austriacką firmę Reitera polskim szkołom już trafiło na honorowe miejsca... w szafach pancernych; nadzieje ofiarodawcy na eksport oprogramowania do Polski okazały się więc płonne.

— prowadzi Andrzej J. Piotrowski tel. dom. 48-22-85